

AMPLIFIER

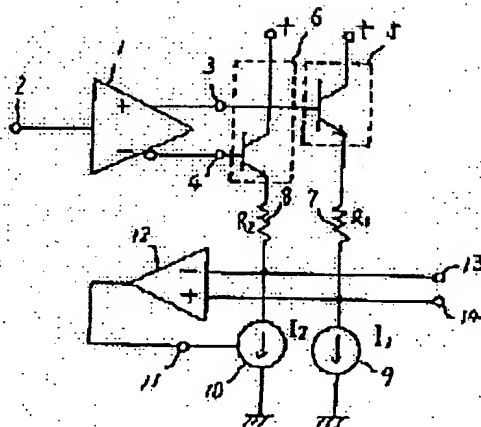
Patent number: JP3273704
Publication date: 1991-12-04
Inventor: NAKAMURA ICHIRO
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
 - international: H03F3/34; H03F3/50; H04B3/36
 - european:
Application number: JP19900073102 19900322
Priority number(s):

Report a data error here

Abstract of JP3273704

PURPOSE: To simplify the circuit constitution and to improve the stability for an amplifier by connecting a current source to the forward and opposite phase outputs via one resistances together with the differential input of a DC amplifier connected to the junction between the resistance and the current source and the output of a DC amplifier connected to a control terminal of the current source respectively.

CONSTITUTION: The signal inputted to an input terminal 2 of a DC amplifier 1 is amplified by the amplifier 1. Then the forward phase signal is outputted to an output terminal 14 via a low impedance converter 5 and a resistance 7. Meanwhile the opposite phase signal is outputted to an output terminal 13 via a low impedance converter 6 and a resistance 8 respectively. Then a DC amplifier 12 connected to both terminals 13 and 14 as well as to a control terminal 11 of a current source 10 functions to reduce the current of the source 10 against the rise of the voltage level of the terminal 14 and then functions to increase the current of the source 10 against the fall of the voltage level of the terminal 14 respectively. That is, the same offset voltage level is secured between both terminals 13 and 14. In such a way, the input offset voltage is compensated in the output part of an amplifier. Hence the highly stable working is secured in a simple constitution.



⑫ 公開特許公報(A) 平3-273704

⑤ Int. Cl. 5

H 03 F 3/34

3/50

H 04 B 3/36

識別記号

A

庁内整理番号

8326-5J

8836-5J

8426-5K

⑬ 公開 平成3年(1991)12月4日

審査請求 未請求 請求項の数 1 (全3頁)

④ 発明の名称 増幅器

② 特 願 平2-73102

② 出 願 平2(1990)3月22日

⑦ 発 明 者 中 村 一 郎 神奈川県鎌倉市上町屋325番地 三菱電機株式会社鎌倉製作所内

⑦ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑦ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

増幅器

2. 特許請求の範囲

正相出力及び逆相出力を有する直流結合形増幅器と、直流結合増幅器の一方の出力端に直列接続された低インピーダンス変換回路、抵抗及び電流源と、他方の出力端に直列接続された低インピーダンス変換回路、抵抗及び制御端子を有する電流源と、差動入力端子が各々の抵抗と電流源との接続点に接続され、出力端子が電流源の制御端子に接続された直流増幅器とを備えた増幅器。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は増幅器の入力オフセット電圧補償回路の改良に関するものである。

〔従来の技術〕

第2図は例えば電子通信学会技術研究報告CS83-175 400Mb/s集積化海底光中継器の試作に示された従来の増幅器を用いた光受信器の構成の一

部を示すブロック図であり、図において、(15)は従来の増幅器、(16)～(20)は従来の増幅器の構成を示す各ブロックであり、(16)は前置増幅器、(17)はAGC増幅器、(18)は後置増幅器、(19)はピーク値検出器、(20)はDCフィードバック回路、(21)は受光素子である。

第3図は従来の増幅器(15)の動作を示す図である。

次に動作について説明する。受光素子(21)により2値光信号が電気信号に変換され、前置増幅器(16)、AGC増幅器(17)、後置増幅器(18)、で増幅され出力される。増幅器(15)は直流結合形高利得増幅器であるため、入力オフセット電圧も増幅される。後置増幅器(18)の正相及び逆相信号をピーク値検出器(19)でピーク値検出し、例えば第3図(a)に示す様に逆相の正のピーク値と正相の負のピーク値の差が所定の電圧より大きい場合、DCフィードバック回路(20)がピーク値の差が小さくなる様、前置増幅器(16)を制御する。よって第3図(b)に示す様に、ピーク値の差が所定の値とな

る。ピーク値の差が所定の電圧より小さい場合は逆の動作となる。このようにして、入力オフセット電圧が生じても、フィードバック回路により出力オフセット電圧が生じない様補償される。

【発明が解決しようとする課題】

従来の増幅器は以上のように構成されているので、回路規模が大きくなり、また、出力から入力へ帰還を掛けていることから安定性に欠けるという課題があった。

この発明は上記のような課題を解決するためになされたもので、簡単な構成で安定性の良い入力オフセット補償回路を有する増幅器を得ることを目的としている。

【課題を解決するための手段】

この発明による増幅器は、増幅器の正相及び逆相出力に抵抗を介して電流源を接続し、抵抗と電流源の接続点に直流増幅器の差動入力を接続し、直流増幅器の出力を電流源の制御端子に接続したものである。

【作用】

(3)

ここで、直流結合形増幅器(1)の正相出力(3)及び逆相出力の電圧を、 V_3 、 V_4 とし

$$V_3 = V_{oc3} + V_{ac} \quad \text{--- (1)}$$

$$V_4 = V_{oc4} - V_{ac} \quad \text{--- (2)}$$

と仮定する。ただし、 V_{oc3} 、 V_{oc4} は直流成分、 V_{ac} は交流成分である。

抵抗(7)及び(8)の抵抗値をそれぞれ R_1 、 R_2 、電流源(9)、及び(10)の電流値を I_1 、 I_2 、低インピーダンス変換器(5)、(6)の電圧降下値を V_{s1} 、 V_{s2} とすると、出力端子(13)、(14)の電圧 V_{13} 、 V_{14} は

$$V_{13} = V_{oc3} - V_{s1} - I_1 R_1 + V_{ac} \quad \text{--- (3)}$$

$$V_{14} = V_{oc4} - V_{s2} - I_2 R_2 - V_{ac} \quad \text{--- (4)}$$

と表わされる。出力端子(13)、(14)のオフセット電圧が等しいとき、

$$V_{oc3} - V_{s1} - I_1 R_1 = V_{oc4} - V_{s2} - I_2 R_2 \quad \text{--- (5)}$$

つまり、

$$I_2 = \frac{V_{oc4} - V_{oc3} + V_{s1} - V_{s2} + I_1 R_1}{R_2} \quad \text{--- (6)}$$

(5)

(4)

この発明における増幅器は、増幅器の出力部分で入力オフセット電圧の補償を行うため、簡単な構成で安定性の良い動作をする。

【実施例】

第1図はこの発明の一実施例の構成を示す図であり、(1)は正相及び逆相出力を有する直流結合形増幅器、(2)は直流結合形増幅器(1)の入力端子、(3)、(4)はそれぞれ直流結合形増幅器(1)の正相出力、及び逆相出力、(5)、(6)はコレクタ接地トランジスタで構成された低インピーダンス変換器、(7)、(8)は抵抗、(9)は電流源、(10)は制御入力端子(11)を有する電流源、(12)は直流増幅器、(13)、(14)は出力端子である。

上記の様に構成された増幅器において、直流増幅器(1)の入力端子(2)に入力された信号は、直流増幅器(2)で増幅され、正相信号は低インピーダンス変換器(5)、抵抗(7)を通して出力端子(13)へ、逆相信号は低インピーダンス変換器(6)、抵抗(8)を通して出力端子(14)へ出力される。

出力端子(13)、(14)と、電流源(10)の制御端子(11)に接続された直流増幅器(12)は、出力端子(14)の電圧が上がれば電流源(10)の電流を少なくする様に、出力端子(14)の電圧が下がれば逆の動作をする。つまり、出力端子、(13)と(14)のオフセット電圧が等しくなるように、言い換えると、電流源(10)の電流値が式(6)で示される値になる様動作する。

上記実施例では、直流増幅器(1)として入力の場合を示したが、差動入力の場合でも、上記実施例と同様の効果を有する。

【発明の効果】

以上のように、この発明によれば、増幅器の正相及び逆相出力に抵抗を介して電流源を接続し、抵抗と電流源の接続点に直流増幅器の差動入力に接続し、直流増幅器の出力を電流源の制御端子に接続するように構成したので、回路構成が簡単になり、安定性の良い増幅器が得られる効果がある。

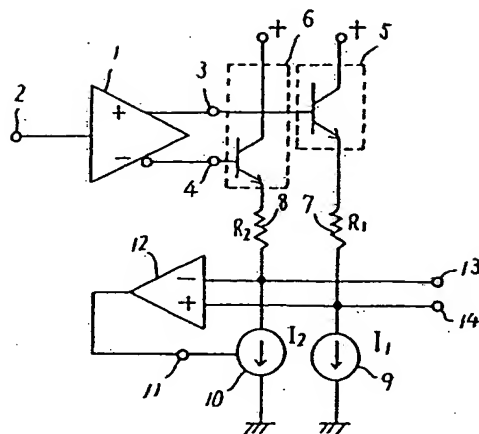
4. 図面の簡単な説明

(6)

第1図は、この発明の一実施例の構成を示す図、第2図は従来の増幅器を用いた、光受信器の構成の一部を示すブロック図、第3図は従来の増幅器の動作を示す図である。

各図において、(1)は直流結合形増幅器、(5)、(6)は低インピーダンス変換器、(7)は抵抗、(9)は電流源、(10)は制御入力端子付電流源、(12)は直流増幅器、(15)は従来の増幅器、(21)は受光素子である。

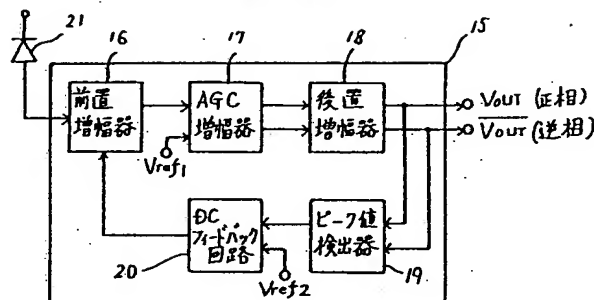
第1図



- | | |
|----------------|----------------|
| 1: 直流結合形増幅器 | 8: 抵抗 |
| 2: 入力端子 | 9: 電流源 |
| 3: 正相出力端子 | 10: 制御入力端子付電流源 |
| 4: 逆相出力端子 | 11: 制御入力端子 |
| 5: 低インピーダンス変換器 | 12: 直流増幅器 |
| 6: 低インピーダンス変換器 | 13: 出力端子 |
| 7: 抵抗 | 14: 出力端子 |

(7)

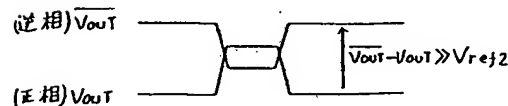
第2図



- | | |
|------------|-----------------|
| 15: 従来の増幅器 | 19: ビット値検出器 |
| 16: 前置増幅器 | 20: DCフィードバック回路 |
| 17: AGC増幅器 | 21: 受光素子 |
| 18: 後置増幅器 | |

第3図

(a)



(b)

